

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

J1046 U.S. PTO

10/083013



別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2001年 2月28日

出 願 番 号

Application Number:

特願2001-054573

出 願 人

Applicant(s):

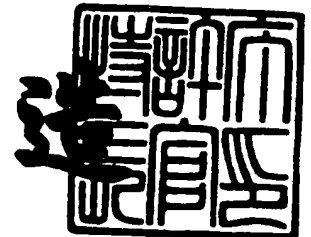
ヤマハ株式会社

CERTIFIED COPY OF  
PRIORITY DOCUMENT

2001年11月 2日

特許庁長官  
Commissioner,  
Japan Patent Office

及川耕造



IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re PATENT APPLICATION of  
Inventor(s): FUJIWARA, et al.

#2  
LTYSON  
05/05/02

J1046 U.S. PTO  
10/083013  
02/26/02

Appln. No.:	Not	Assigned
Series Code	↑	↑ Serial No.

Group Art Unit: Unknown

Filed: February 26, 2002

Examiner: Unknown

Title: REPRODUCTION OF AUDIO DATA FROM RECORDING MEDIUM

Atty. Dkt. P 0277041

H7625US

M#

Client Ref

Date: February 26, 2002

**SUBMISSION OF PRIORITY  
DOCUMENT IN ACCORDANCE  
WITH THE REQUIREMENTS OF RULE 55**

Hon. Asst Commissioner of Patents  
Washington, D.C. 20231

Sir:

Please accept the enclosed certified copy(ies) of the respective foreign application(s) listed below for which benefit under 35 U.S.C. 119/365 has been previously claimed in the subject application and if not is hereby claimed.

<u>Application No.</u>	<u>Country of Origin</u>	<u>Filed</u>
2001-054573	Japan	February 28, 2001

Respectfully submitted,

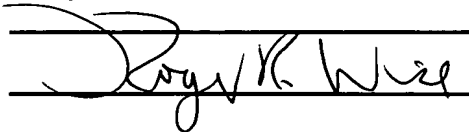
Pillsbury Winthrop LLP  
Intellectual Property Group

725 South Figueroa Street, Suite  
2800  
Los Angeles, CA 90017-5406  
Tel: (213) 488-7100

By Atty: Roger R. Wise

Reg. No. 31204

Sig:



Fax: (213) 629-1033  
Tel: (213) 488-7584

Atty/Sec: RRW/jes

【書類名】 特許願

【整理番号】 20010058

【提出日】 平成13年 2月28日

【あて先】 特許庁長官 殿

【国際特許分類】 G11B 20/10

【発明者】

【住所又は居所】 静岡県浜松市中沢町10番1号  
ヤマハ株式会社内

【氏名】 藤原 一伸

【発明者】

【住所又は居所】 静岡県浜松市中沢町10番1号  
ヤマハ株式会社内

【氏名】 杉山 正

【発明者】

【住所又は居所】 静岡県浜松市中沢町10番1号  
ヤマハ株式会社内

【氏名】 成澤 貞之

【特許出願人】

【識別番号】 000004075

【氏名又は名称】 ヤマハ株式会社

【代理人】

【識別番号】 100084548

【弁理士】

【氏名又は名称】 小森 久夫

【手数料の表示】

【予納台帳番号】 013550

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9001567

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 オーディオデータ記録媒体再生装置

【特許請求の範囲】

【請求項 1】 デジタルオーディオデータが記録された媒体からオーディオデータの再生レートよりも高速にデータを読み出す媒体読取手段と、

媒体読取手段が読み取ったデータをバッファする第 1 のバッファメモリと、

前記媒体読取手段の制御および前記第 1 のバッファメモリのリード／ライト制御を行う第 1 の制御手段と、

第 1 のバッファメモリから転送されたデータをバッファする第 2 のバッファメモリと、

第 2 のバッファメモリからデータを受け取って D A 変換しアナログオーディオ信号に変換する D A 変換手段と、

前記第 2 のバッファメモリのリード／ライト制御を行う第 2 の制御手段と、

を有し、前記第 1 の制御手段と第 2 の制御手段をインタフェースを介して接続したことを特徴とするオーディオデータ記録媒体再生装置。

【請求項 2】 前記媒体読取手段、第 1 のバッファメモリおよび第 1 の制御手段が単一のユニットとして構成されている請求項 1 に記載のオーディオデータ記録媒体再生装置。

【請求項 3】 前記第 2 の制御手段とは別にユーザインタフェースの制御を行う第 3 の制御手段を設けた請求項 1 または請求項 2 に記載のオーディオデータ記録媒体再生装置。

【請求項 4】 前記デジタルオーディオデータが記録された媒体は、コンパクトディスクである請求項 1、請求項 2 または請求項 3 に記載のオーディオデータ記録媒体再生装置。

【請求項 5】 デジタルオーディオデータが記録された媒体からオーディオデータの 1 倍速再生レートよりも高速にデータを読み出す媒体読取手段と、

媒体読取手段が読み取ったデータをバッファする第 1 のバッファメモリと、

前記媒体読取手段の制御および前記第 1 のバッファメモリのリード／ライト制御を行う第 1 の制御手段と、

第1のバッファメモリから転送されたデータをバッファする第2のバッファメモリと、

第2のバッファメモリからデータを受け取ってDA変換し1倍速再生のアナログオーディオ信号に変換するDA変換手段と、

前記第2のバッファメモリのリード/ライト制御を行う第2の制御手段と、  
を有し、

前記第1の制御手段と第2の制御手段はインタフェースを介して接続され、第1のバッファメモリと第2のバッファメモリ間のデータ転送を間欠的に行うことを特徴とするオーディオデータ記録媒体再生装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

この発明は、オーディオCDなどの媒体を再生するオーディオデータ記録媒体再生装置に関する。

【0002】

【発明が解決しようとする課題】

従来の一般的なオーディオCD再生装置は図7に示すような構成であった。トレイにセットされたCDからデータを読み取る読取部50および読取部50を制御するフロントエンドDSP51が直接DACに接続されており、フロントエンドDSP51が出力したデジタルオーディオデータをDACがDA変換しアナログオーディオ信号として出力するようになっていた。フロントエンドDSP51にはCPU53が接続されているが、このCPU53は、専ら操作ボタンやディスプレイなどのユーザインタフェースを制御するためのものであり、データの読み出しや再生等を直接制御するものではなかった。このような構成のオーディオCD再生装置では、読み出したデータをバッファリングなしに、または、再生処理に必要な最小限のバッファリングをするのみで1倍速（等速）でDACに入力していたため、振動などで読取部50のトラッキングが外れると、フロントエンドDSP51からDAC52にオーディオデータが入力されず、出力される音声途切れてしまうという問題点があった。

## 【0003】

そこで、フロントエンドDSP51とDAC52との間にバッファメモリを設けてトラッキングが外れた場合でもトラッキングが回復するまでバッファメモリに蓄積したデータで再生を継続できるようにすることが考えられるが、その場合には読取部50（CDドライブ）をCDオーディオのデータレートよりも高速に読出可能なものにする必要があるとともに、バッファメモリの入出力をコントロールするためのコントローラが必要になるという問題点があった。

## 【0004】

しかし、上記のように従来のオーディオCD再生装置に内蔵されていたCPUは専らユーザインタフェースを制御するためのものでこれに特化されたものもあり、このCPUを用いて読取部の高速読み出しやバッファメモリのリード／ライト制御をすることは現実的ではない。さらに、読取部の高速読み出し、バッファメモリのリード／ライトの全てを一括して制御することができる高性能のCPUをオーディオ装置に持たせることはコストアップの要因になるという問題点があった。

## 【0005】

この発明は、CDなどの媒体からのデータ読出制御、バッファメモリのリード／ライト制御などの制御を複数の制御部で分割したことにより、上記課題を解決したオーディオデータ記録媒体再生装置を提供することを目的とする。

## 【0006】

## 【課題を解決するための手段】

請求項1の発明は、デジタルオーディオデータが記録された媒体からオーディオデータの再生レートよりも高速にデータを読み出す媒体読取手段と、媒体読取手段が読み取ったデータをバッファする第1のバッファメモリと、前記媒体読取手段の制御および前記第1のバッファメモリのリード／ライト制御を行う第1の制御手段と、第1のバッファメモリから転送されたデータをバッファする第2のバッファメモリと、第2のバッファメモリからデータを受け取ってDA変換しアナログオーディオ信号に変換するDA変換手段と、前記第2のバッファメモリのリード／ライト制御を行う第2の制御手段と、を有し、前記第1の制御手段と第

2の制御手段をインタフェースを介して接続したことを特徴とする。

【0007】

請求項2の発明は、上記発明において、前記媒体読取手段、第1のバッファメモリおよび第1の制御手段が単一のユニットとして構成されていることを特徴とする。

請求項3の発明は、上記発明において、前記第2の制御手段とは別にユーザインタフェースの制御を行う第3の制御手段を設けたことを特徴とする。

請求項4の発明は、上記発明において、前記オーディオデータが記録された媒体は、コンパクトディスクであることを特徴とする。

【0008】

請求項5の発明は、デジタルオーディオデータが記録された媒体からオーディオデータの1倍速再生レートよりも高速にデータを読み出す媒体読取手段と、媒体読取手段が読み取ったデータをバッファする第1のバッファメモリと、前記媒体読取手段の制御および前記第1のバッファメモリのリード／ライト制御を行う第1の制御手段と、第1のバッファメモリから転送されたデータをバッファする第2のバッファメモリと、第2のバッファメモリからデータを受け取ってDA変換し1倍速再生のアナログオーディオ信号に変換するDA変換手段と、前記第2のバッファメモリのリード／ライト制御を行う第2の制御手段と、を有し、前記第1の制御手段と第2の制御手段はインタフェースを介して接続され、第1のバッファメモリと第2のバッファメモリ間のデータ転送を間欠的に行うことを特徴とする。

【0009】

この発明では、媒体読取手段がオーディオデータの再生レートよりも高速に媒体からオーディオデータを読み取る。媒体読取手段が読み取ったデータのバッファリングを制御する制御手段と、バッファしたデータをDA変換手段に出力する制御手段を分離し、第1の制御手段、第2の制御手段とした。そして、それに応じてバッファメモリを第1のバッファメモリ、第2のバッファメモリに分離した。これにより、各制御手段は、バッファメモリへのデータの書き込み、DA変換手段へのデータの入力を担当すればよく、廉価な素子で制御手段を構成すること



が可能になり、1つの高速制御手段を用いるよりも廉価にすることができる。また、第1のバッファメモリと第2のバッファメモリ間のデータの受渡しは、媒体読取手段のデータ読み出し速度やDA変換手段の変換レートよりもはるかに高速であるため、時々まとめて行えばよく処理負担は軽い。なお請求項5の発明における間欠的は、周期的に行うことおよび不定期に行うことを含む意であり、周期的に行う場合には第2のバッファメモリの容量に基づいて定めた周期で行えばよく、不定期に行う場合には第2の制御手段が第2のバッファメモリの残量が少なくなったことを検出したとき第1の制御手段に要求を出すようにすればよい。

#### 【0010】

そして、このように第1の制御手段—第1のバッファメモリ、および、第2の制御手段—第2のバッファメモリのように2つに分離したことにより、さらに、第1の制御手段—第1のバッファメモリをユニット化したことにより、取付、交換が容易であり、他のユニットと交換することも可能である。媒体は一般的にはコンパクトディスク（CD）であるが、これ以外にもDVD、HDD、MOなどの媒体を適用することができる。また、第1の制御手段と第2の制御手段を接続するインタフェースは、どのようなものであってもよく、汎用インタフェースを適用する場合にはATA/ATAPIバスインタフェースやSCSIインタフェースを用いればよい。

#### 【0011】

#### 【発明の実施の形態】

図1はこの発明の実施形態であるオーディオCD再生装置のブロック図である。オーディオCD再生装置は、オーディオCDに記録されているデジタルオーディオデータを読み取り、これをアナログのオーディオ信号にして外部出力する装置である。この実施形態のオーディオCD再生装置は、本体装置である信号処理部2と、CD（ディスク）がセットされるデバイス部1からなっている。デバイス部1と信号処理部2はATAPIバスを介してデジタルオーディオデータや制御信号を送受信する。また、信号処理部2はオーディオコンポーネント機器としての筐体を有している。オーディオコンポーネント機器としての筐体とは、イコライザアンプ、メインアンプなどの他のコンポーネント機器と共通の材質および

横幅（40cm～45cm）の正面パネルを有し、これら複数のコンポーネント機器を縦積みにしたときに一体感のある外観を有するものである。デバイス部1は、この信号処理部2の内部にユニットとして取り付けられ、ATAPIバス用ケーブルにより接続される。

#### 【0012】

デバイス部1は、CPU10、読取部11、フロントエンドDSP12、バッファメモリ13、バスインタフェース14を有している。CPU10はこのデバイス部1全体の動作、特にバッファメモリ13の監視および信号処理部2との通信を制御する。読取部11は、オーディオCDを回転させてその記録面にレーザ光を照射し、光学的にトラックのデータを読み取る機構部である。このディスクの回転およびレーザ光のフォーカシング、トラッキングをCPU10の指示に従ってフロントエンドDSP12が制御する。CPU10が、信号処理部2からいずれかのトラック（曲）のデータを読み出す旨の指示を受けると、フロントエンドDSP12にデータ読み取りの指示を送る。フロントエンドDSP12は、この指示に応じてディスクを回転させて光学的にデータを読み取り、CPU10に入力する。CPU10はこのデータをバッファメモリ13に蓄積する。読取部11はCDをオーディオ再生レートの数十倍（24倍～40倍）の速度で読み出すことができるものであり、バッファメモリ13は、8MB程度の容量を有している。バッファメモリ13に蓄積されたデータはセクタ単位で間欠的に信号処理部2に読み出されてゆく。この間欠的な読み出しを時間軸上で平均した平均読み出しレートは、デジタルオーディオの再生レートと同じである。このバッファメモリ13からの読み出しレートよりもバッファメモリ13への書き込みレート、すなわちCDからのデータの読み出しレートの方が数十倍高速であるため、読取部11のCDデータの読み出しは間欠的に行われる。前記信号処理部2によるバッファデータの読み出しは、バスインタフェース14およびATAPIバスを介して行われる。

#### 【0013】

信号処理部2は、CPU20、バッファメモリコントローラ21、バッファメモリ22、DAC23、操作部24、表示部25を有している。操作部24は、

プレイボタン、ストップボタン、スキップボタン、曲番号入力ボタン、音量調性操作子などを有し、利用者はこの操作部24を操作してCDの再生を制御する。なお、この操作部24に赤外線リモコンシステムが含まれていてもよい。表示部25はLCDまたはLEDのマトリクスディスプレイ等の表示部であり、ディスクの演奏時間や演奏中のトラック（曲）番号などを表示する。

## 【0014】

バッファメモリコントローラ21は、ATA/ATAPIバスインタフェースを内蔵し、デバイス部1と通信してバッファメモリ13に蓄積されているデジタルオーディオデータを受け取り、このデータの（信号処理部2側の）バッファメモリ22への書き込み、および、書き込んだデータの読み出しを制御する。また、バッファメモリコントローラ21にはDAC23が接続されている。DAC23は、バッファメモリ22から読み出されたデータをアナログのオーディオデータに変換する。なお、バッファメモリ22は、512kB程度である。バッファメモリコントローラ21は、バッファメモリ22を監視し、データ残量が少なくなったとき、バスを介してCPU10に対してデータの転送を要求する。

## 【0015】

CPU20は、主としてユーザインタフェース制御のために動作しており、操作部24の操作を検出するとともに表示部25の表示内容を制御する。さらに、操作部24の操作内容、たとえば選曲されたトラック番号やトラックのスキップの指示などをバッファメモリコントローラ21に伝達する。バッファメモリコントローラ21はこれに応じてバッファメモリ22の書き込み・読み出しを制御するとともに、バスを介してデバイス部1のCPU10にこれを通知する。

## 【0016】

利用者が操作部24を操作して曲を選択し、その曲の再生スタートを指示すると、CPU20はこの操作内容を読み取って、表示部25の表示内容を変更するとともに、選択された曲のトラック番号をバッファメモリコントローラ21を介してデバイス部1のCPU10に伝達する。その後バッファメモリコントローラ21がCPU10から転送準備OKの信号（フラグセット）を受け取ると、バッファメモリコントローラ21はバッファメモリ13からバッファメモリ22へデ

ータを転送する。転送したデータをCDのサンプリングレートに従ってDAC 2 3に出力してゆき、アナログのオーディオ信号を再生する。

#### 【0017】

図2～図4のフローチャート、図5のバッファメモリの設定例を参照してこのCD再生装置の動作を説明する。

図2はデバイス部1の動作を示すフローチャートである。また図5(A)はデバイス部1のバッファメモリ13のしきい値設定例を示す図である。デバイス部1がバッファメモリ13へのバッファリングを開始すると(s1)、まず読取部11にセットされているCDにレーザのフォーカスおよびトラッキングをオンする(s2、s3)。このフォーカスおよびトラッキングのオンはCPU10の指示によってフロントエンドDSP12が行う。そして、読み出すトラックの先頭を頭出しして(s4)、このトラックのデータの読み出し(トレース)をスタートする(s5)。読み出したデータは、フロントエンドDSP12からCPU10を介してバッファメモリ13に蓄積されてゆく(s7、s8)。この読み出し・蓄積処理をバッファメモリ13のデータ蓄積量がTH1以上になるまで行い、TH1以上になればCPU10がフロントエンドDSP12に対して読み出しのポーズを指示する(s10)。

#### 【0018】

デバイス部1のバッファメモリ13に蓄積されたデータは、信号処理部2によって、平均読出レートがDAC 2 3の再生レートになるように間欠的に読み出されてゆく。バッファメモリ13のデータ残量がTL1以下になるまで待機し(s12)、信号処理部2による読み出しによってバッファメモリ13のデータ残量がTL1以下になったときs5に戻ってトレースを再スタートしてCDのデータ読み出しおよびバッファメモリ13へのデータの蓄積を再開する。なお、バッファメモリ13へのデータの蓄積中に読み出すべきデータが終了した場合、すなわちバッファリングが終了にはそれ以上のデータがないためこのバッファリング動作を終了する(s9、s11→s13)。

#### 【0019】

図3は信号処理部2の動作を示すフローチャートである。また図5(B)は信

号処理部2のバッファメモリ22のしきい値設定例を示す図である。信号処理部2がバッファメモリ22へのバッファリングを開始すると(s20)、まずデバイス部1をアクセスし、(バッファメモリ13に蓄積されている)データの転送準備が整っているか否かを調べる(s21)。これはATAPIバスを介して見ることのできるフラグのセット/リセットで判断することができる。転送準備が整っていない場合には、転送準備が整うまで待機する。転送準備が整っている(OK)場合には、(デバイス部1の)バッファメモリ13に蓄積されているデータを(信号処理部2)のバッファメモリ22に転送する(s24)。この転送処理は、CPU20のEnable信号に応じてバッファメモリコントローラ21が行い、CPU20がデータ転送に直接関与することはない。この転送をバッファメモリ22のデータ蓄積量がTH2以上になるまで行い、TH2以上になったとき転送処理を一旦中止する(s26)。CPU20がDisable信号をバッファメモリコントローラ21に出力することで転送処理が中止される。

#### 【0020】

バッファメモリコントローラ21は、バッファメモリ22に蓄積したデータをCDの再生レート(等速再生の場合には44.1kHz)で読み出し、DAC23に出力する。DAC23はこのデジタルオーディオデータをアナログのオーディオ信号に変換して外部出力する。バッファメモリ22のデータ残量がTL2以下になるまで待機し(s28)。バッファメモリ22のデータ残量がTL2以下になれば、s21にもどってデータの転送を再開する。なお、バッファメモリ22へのデータの転送中に転送すべきデータが終了した場合それ以上のデータがないためこのデータ転送動作を終了する(s25、s27→s29)。

#### 【0021】

図4は信号処理部2のデータ出力側、すなわちCDオーディオの再生動作を示すフローチャートである。曲の再生を開始したとき(s30)、まずバッファメモリ22にTA2以上のデータが蓄積されるまで待機する(s31)。このデータの蓄積は図3の動作で行われる。データが蓄積されると、バッファメモリ22からDAC23へデータを転送する(s32)。このデータの転送は、CPU20のEnable信号に応じてバッファメモリコントローラ21が行う。所定の

曲のトラックの再生が終了するまでこの動作を継続的に実行する。全てのデータの出力が終了すると(s33)、バッファからDACへのデータ転送を中止して(s34)、再生動作を終了する(s35)。なお、データ転送の中止は、CPU20がバッファメモリコントローラ2に対してDisable信号を出力することで行われる。

#### 【0022】

図6は、上記オーディオCD再生装置におけるバッファメモリコントローラ21の1実施形態を示す図である。このバッファメモリコントローラ21は、1つのLSIで構成されており、バスインタフェース31、RAMインタフェース32、Qコードデコーダ33、データスイッチ34、レベル検出器35、DIT(デジタルオーディオ・インタフェース・トランスミッタ)36、SRC/HPF(サンプリング・レート・コンバータ/ハイ・パス・フィルタ)37、PLLクロックジェネレータ38、CPUインタフェース39を有している。ATA/ATAPIバスインタフェース31は、ATAPIバスを介してデバイス部1をアクセスするためのインタフェースである。RAMインタフェース32はバッファメモリ22の書き込み/読み出しを制御するインタフェースである。Qコードデコーダ33は、デバイス部1から読み込まれたデータからサブコード(Qコード)を検出し、曲のトラック番号、頭出しコード、時間データなどを読み出すデコーダである。PLLクロックジェネレータ38は、デバイス部1から入力したクロック信号に同期したクロック信号を発生する回路であり、このLSIはこのクロック信号で動作する。

#### 【0023】

DIT36は、デジタルオーディオデータをデータストリームとして外部出力する送信回路である。また、SRC/HPF37には入力回路部としてDIR(デジタルオーディオ・インタフェース・レシーバ)26およびADC27が接続されている。DIR26はデジタルオーディオデータストリームを入力する回路部であり、ADC27はアナログのオーディオ信号を入力してデジタルオーディオデータストリームに変換する回路である。SRC/HPF37は、DIR入力時はサンプルレートコンバータとして動作する。すなわち、このLSIはCD

規格の44. 1kHzのサンプリングレートで動作するが、データストリームで入力される信号は、DAT規格、DVD規格等の種々のサンプリング周波数（たとえば96kHz、48kHz、32kHzなど）のものも含まれるため、これを44. 1kHzのデータに変換する。また、ADCから入力される信号には、DC成分が含まれているためHPFとして機能してこれを除去する。

## 【0024】

データスイッチ34は、RAMインタフェース32がバッファメモリ22から読み出したデータ、SRC/HPF37から入力されたデータのうち一方のデータを入力データとして選択し、これをDAC23およびDIT36に出力する。また、信号処理用のDSP28が外部接続されており、これを用いてホール残響などのエフェクトをかける場合にはその入出力も制御する。

## 【0025】

また、データスイッチ34にはレベル検出器35が接続されている。レベル検出器35は、データスイッチ34に入力されたオーディオデータのレベルおよびピーク値を検出する。データスイッチ34は、デジタルボリュームを兼ねており、そのレベル検出器35の検出結果に基づきCPU20から指示されたボリューム値になるようにオーディオデータのレベルを変換する。CPU20が指示するボリューム値は操作部24を操作して利用者が入力した値である。

## 【0026】

この構成のバッファメモリコントローラを備えたことにより、この実施形態における信号処理部2では、CPU20は専らユーザインタフェースの制御をすればよく、オーディオデータ処理を行う必要がないため、低速で安価なCPUを用いることが可能になる。

## 【0027】

なおこの実施形態では、CDを再生する装置について説明したが、媒体はCDに限定されず、MD、HDD、MOなどどのような媒体であってもよい。デバイス部1がユニット化されているため、これらを差し換えで交換できるようにしてもよく、また、複数のユニットを同時に接続できるようにしてもよい。また、この実施形態では第2の制御手段にはバッファメモリコントローラ21が対応する

が、CPU 2 0 でバッファメモリの入出力制御を行うようにしてもよい。また、CPU 1 0 とバッファメモリコントローラ 2 1 とを接続するインタフェースも A T A / A T A P I バスインタフェースに限定されず、S C S I インタフェースなど各種のインタフェースを適用することができる。

【 0 0 2 8 】

また、上記実施形態ではバッファメモリ 1 3 を 8 M B 、 バッファメモリ 2 2 を 5 1 2 k B としているが、各バッファメモリの容量はこれに限定されず、読取部 1 1 の機能などを考慮して適宜決定すればよい。

【 0 0 2 9 】

【発明の効果】

以上のようにこの発明によれば、高性能のオーディオ C D 再生装置の制御を複数の制御手段に分割して行わせたことにより、各制御手段を小型廉価に構成することができるとともに、制御手段毎に、装置をユニット化して製造、組み立て、交換修理などを容易にすることができる。

【図面の簡単な説明】

【図 1】 この発明の実施形態であるオーディオ C D 再生装置のブロック図

【図 2】 同オーディオ C D 再生装置のデバイス部のバッファリング動作を示すフローチャート

【図 3】 同オーディオ C D 再生装置の信号処理部のバッファリング動作を示すフローチャート

【図 4】 同オーディオ C D 再生装置の信号処理部の再生動作を示すフローチャート

【図 5】 同オーディオ C D 再生装置のバッファメモリのしきい値の設定例を示す図

【図 6】 同オーディオ C D 再生装置のバッファメモリコントローラの例を示す図

【図 7】 従来のオーディオ C D 再生装置のブロック図

【符号の説明】

1 … デバイス部、 2 … 信号処理部、



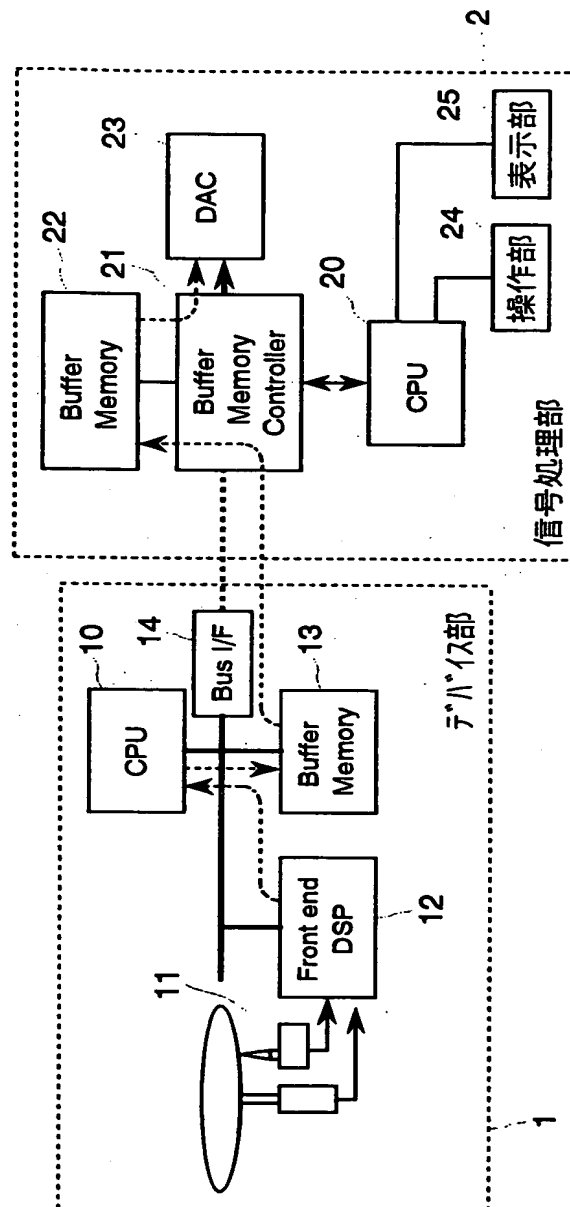
10…CPU、11…読取部、12…フロントエンドDSP、13…バッファメモリ、14…バスインタフェース、

20…CPU、21…バッファメモリコントローラ、22…バッファメモリ、23…DAC、24…操作部、25…表示部、26…DIR、27…ADC、28…（信号処理用の）DSP、

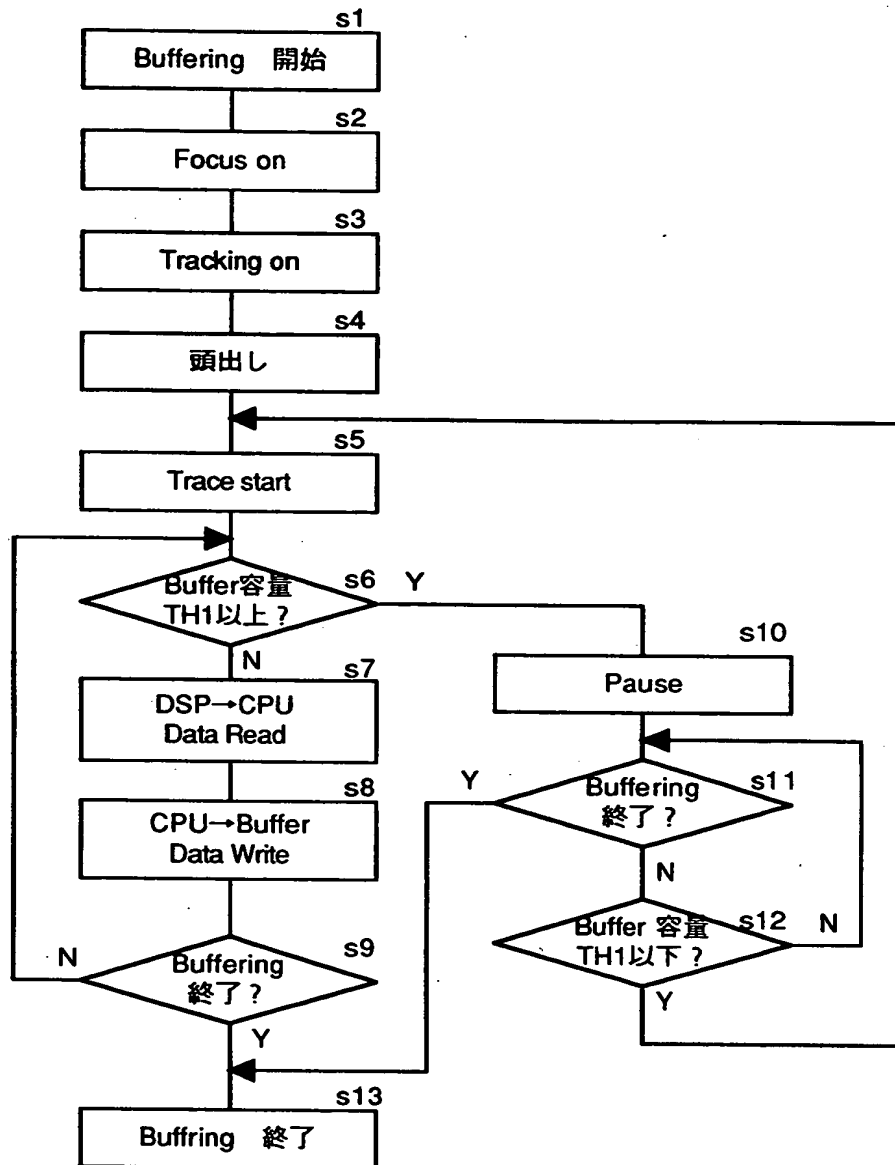
31…ATA/ATAPIバスインタフェース、32…RAMインタフェース、33…Qコードデコーダ、34…データスイッチ、35…レベル検出器、36…DIT、37…SRC/HPF、38…PLLクロックジェネレータ、39…CPUインタフェース

【書類名】 図面

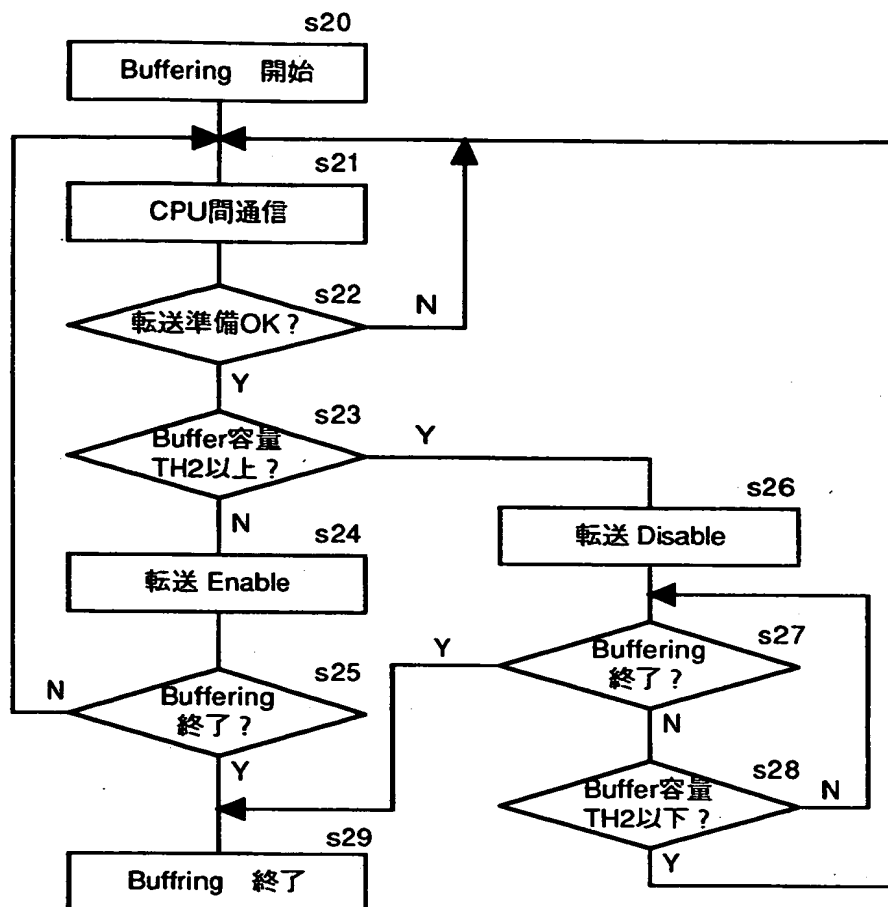
【図 1】



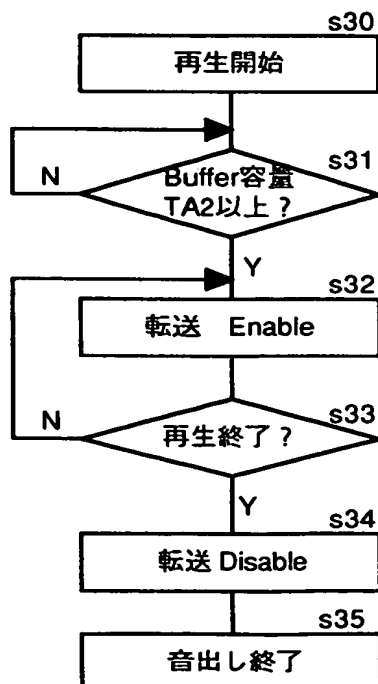
【図 2】



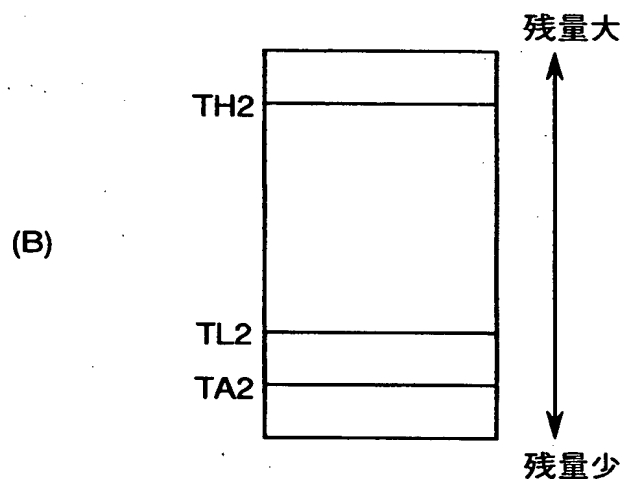
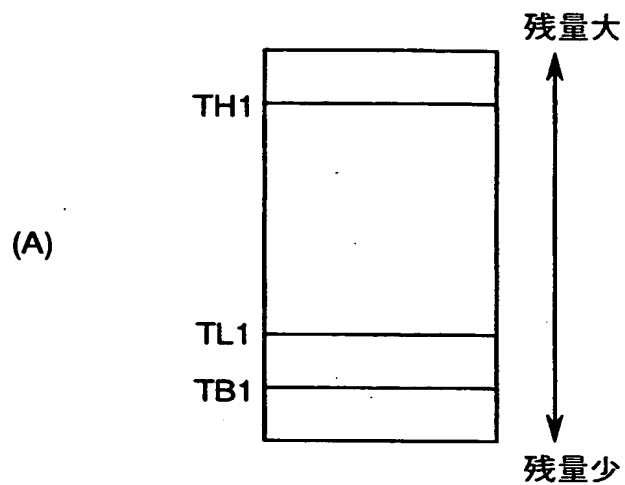
【図 3】



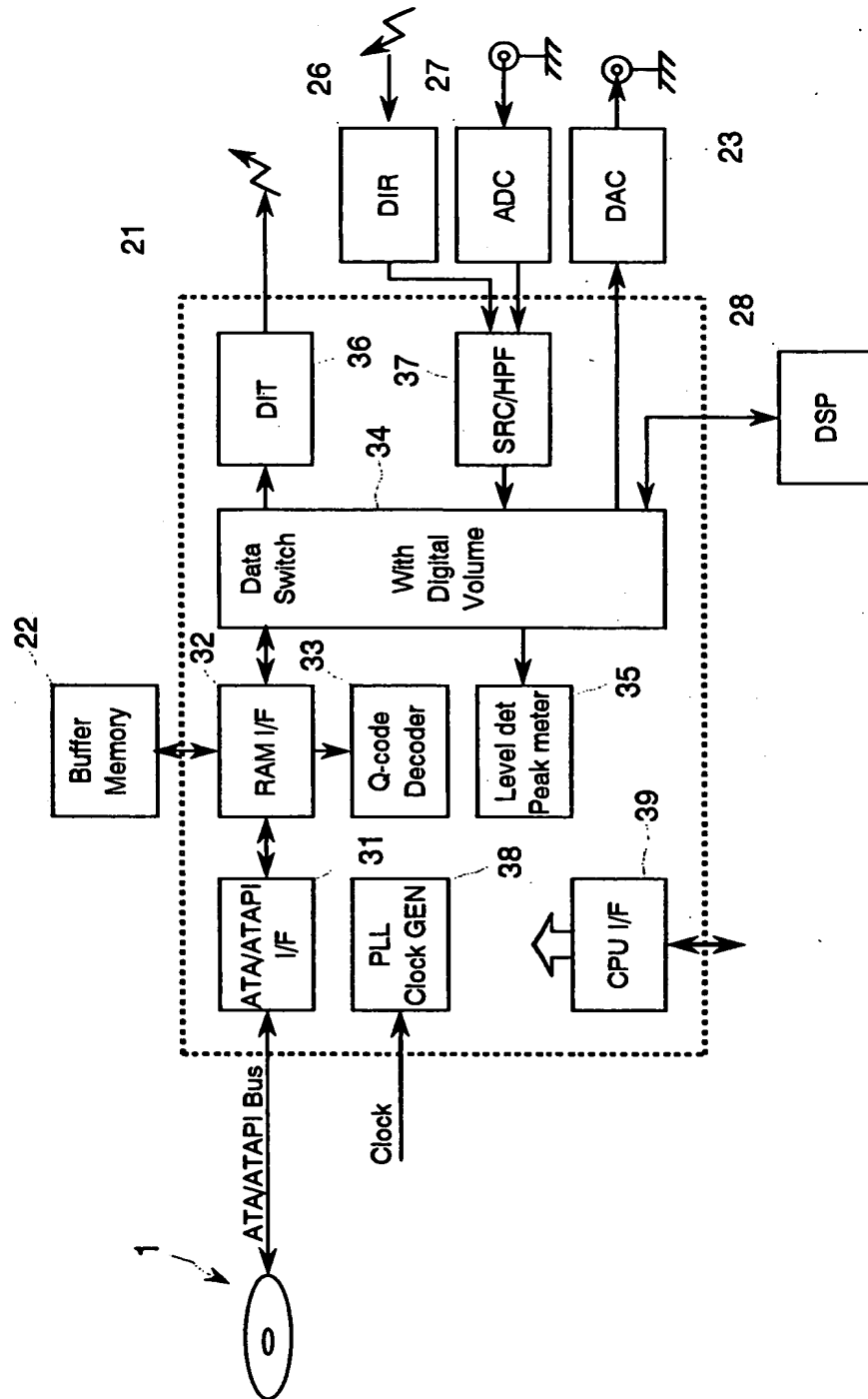
【図 4】



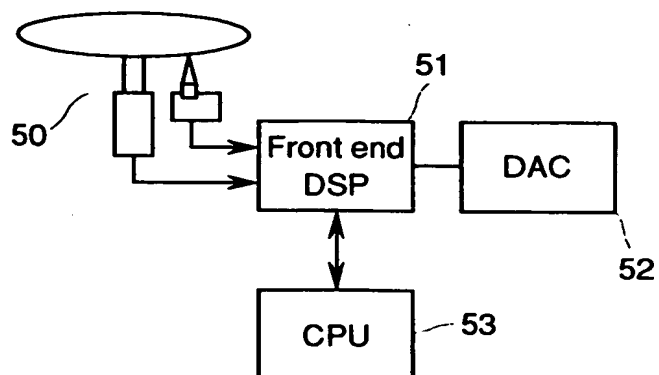
【図 5】



【図 6】



【図 7】



【書類名】 要約書

【要約】

【課題】 高性能のオーディオCD再生装置の制御を効率化する。

【解決手段】 読取部 1 1 で読み取ったオーディオデータをバッファメモリ 1 3 に書き込むCPU 1 0 とバッファメモリ 2 2 にデータを転送し、これを所定のデータレートでDAC 2 3 に入力するバッファメモリコントローラ 2 1 とを分離してバスで接続し、さらに、ユーザインタフェースを制御するCPU 2 0 を別に設けた。このように簡略な制御部を複数設けたことにより、高性能の制御部を 1 つ設けるよりも安価に構成することができる。さらに、それぞれの機能部をユニット化して分離することも可能になる。

【選択図】 図 1



出 願 人 履 歴 情 報

識別番号 [000004075]

1. 変更年月日	1990年 8月22日
[変更理由]	新規登録
住 所	静岡県浜松市中沢町10番1号
氏 名	ヤマハ株式会社